

(19)



JAPANESE PATENT OFFICE

PATENT ABSTRACTS OF JAPAN

(11) Publication number: **07130782 A**

(43) Date of publication of application: **19.05.95**

(51) Int. Cl. **H01L 21/56**  
**H01L 23/28**  
**H01L 23/29**

(21) Application number: **05271764**

(71) Applicant: **ROHM CO LTD**

(22) Date of filing: **29.10.93**

(72) Inventor: **OKUMURA HIROMORI**

(54) **MANUFACTURE OF PACKAGE-TYPE  
SEMICONDUCTOR DEVICE HAVING HEATSINK**

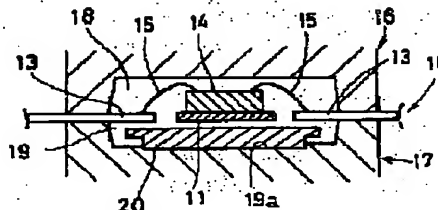
with melted synthetic resin.

COPYRIGHT: (C)1995,JPO

(57) Abstract

**PURPOSE:** To manufacture a package-type semiconductor device having a heatsink by which the heat of a semiconductor chip is radiated and which is buried in the synthetic resin package unit of the semiconductor chip with a low defect ratio and at a low cost.

**CONSTITUTION:** An island part 11 and a plurality of lead terminals 13 are formed in a lead frame 10. After the die-bonding of a semiconductor chip 14 onto the island part 11 and wire bondings between the semiconductor chip 14 and the respective lead terminals 13 are finished, the lead frame 10 is held between a pair of molds 16 and 17. A heatsink 20 is provided in one (19) of the cavities 18 and 19 of the respective molds 16 and 17 which corresponds to the lower surface side of the island part 11 and, in this state, the cavities 18 and 19 are filled





品の発生率を低減でき、製造コストを大幅に低減できる効果を有する。

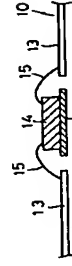
【0008】

【実施例】以下、本発明の実施例を、図1～図4の図面について説明する。この図において符号10は、薄い金属板製のリードフレームを示し、このリードフレーム10には、略矩形形状のアイランド部11が吊りリード12を介して一体的に造形されていると共に、複数本のリード端子13が、前記アイランド部11に向かって延びるように一体的に形成されている。

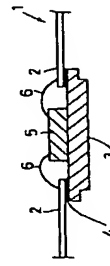
【0009】そして、前記リードフレーム10におけるアイランド部12に、半導体素子14をダイボンディングしたのち、この半導体素子14と、前記各リード端子13の先端部との間を細い金属線15にてワイヤボンディングする。次いで、前記リードフレーム10を、図3に示すように、上下一対の金型16、17にて、当該リードフレーム10における半導体素子14付きアイランド部11及び各リード端子13の先端部が両金型16、17の合わせ面に形成した成形用キャビティ18、19内にのぞむように挟み付ける。

【0010】この挟み付けに際しては、前記両キャビティ18、19のうち前記アイランド部12の下面側に対応する一方の成形用キャビティ19内に、予め、ヒートシンク20を、当該ヒートシンク20における下方の成形用キャビティ19における内底面に接触するように装填しておき、この状態で、リードフレーム10を両金型16、17にて挟み付けたのち、この両金型16、17におけるキャビティ18、19内に、溶融合成樹脂を高い圧力で充填することによって、パッケージ部21を成形すると言うトランファ形成を行うのである。

【0011】これにより、半導体素子14に対する放熱用のヒートシンク20を、図4に示すように、合成樹脂製のパッケージ部21内に、当該ヒートシンク20における下面がパッケージ部21の下面に露出するように埋設することができるのである。なお、前記一方のキャビティ



【図2】



【図7】

ィー19内にヒートシンク20を装填するに際しては、このヒートシンク20の下面を、キャビティ19における内底面に設けた凹所19a内に嵌めるようにすると、或いは、ヒートシンク20における外周の一部を、キャビティ19における内側面に接触することによって、前記ヒートシンク20を位置決めすれば良いのである。

【0012】また、半導体素子14に対する放熱性を更に向上するためには、図5に示すように、ヒートシンク20の上面を、前記半導体素子14をダイボンディングしたアイランド部11の下面に接触するように構成すれば良いのである。

【図面の簡単な説明】

【図1】本発明の方法に使用するリードフレームの平面図である。

【図2】図1のII-II線拡大断面図である。

【図3】前記図1のリードフレームを一対の金型にて挟み付けた状態の縦断正面図である。

【図4】パッケージ部を成形した後における縦断正面図である。

【図5】本発明における別の実施例を示す縦断正面図である。

【図6】従来におけるリードフレームの平面図である。

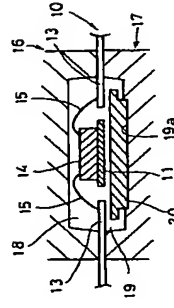
【図7】図6のVII-VII線拡大断面図である。

【図8】従来における半導体装置の縦断正面図である。

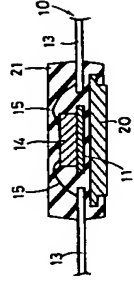
【符号の説明】

- |        |         |
|--------|---------|
| 10     | リードフレーム |
| 11     | アイランド部  |
| 13     | リード端子   |
| 14     | 半導体素子   |
| 15     | 金属線     |
| 16, 17 | 成形型     |
| 18, 19 | キャビティ   |
| 20     | ヒートシンク  |
| 21     | パッケージ部  |

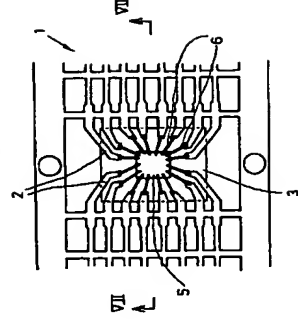
【図3】



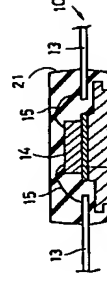
【図4】



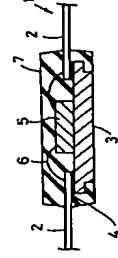
【図6】



【図5】



【図8】



BEST AVAILABLE COPY